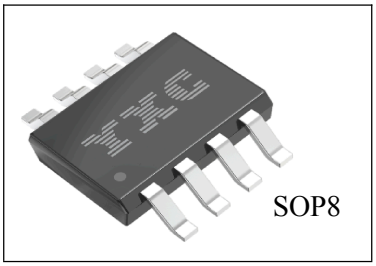
概述



DS1302Z/YSN涓流充电计时电路包含一个实时时钟/日历和31字节的静态RAM，通过简单的串行接口与微处理器通讯。这个实时时钟/日历提供年月日、时分秒信息，对于少于31天的月份月末会自动调整还有闰年校正。由于有一个AM/PM指示器，时钟可以工作在12小时制或者24小时制。除计时功能外，还有如下特点：双管脚主电源和备用电源，可编程涓流充电器VCC1，还有31字节的暂存器。广泛应用于电话、传真、便携式仪器及电池供电的仪器仪表等产品领域。

DS1302Z/YSN 采用SOP8封装。

主要特点

- 实时时钟计算年、月、日、时、分、秒、星期，直到2100年，并有闰年调节功能。
- 31x8位通用暂存RAM。
- 串行输入输出使管脚数最少。
- 2.0V至5.5V宽电压范围操作。
- 在2.0V时工作电流小于300nA。
- 读写时钟或RAM数据时有单字节或多字节（脉冲串模式）数据传送方式。
- 8管脚DIP封装或可选的8管脚表面安装SOP封装。
- 简单的3线接口。
- 与TTL兼容(VCC=5V)。
- 民用温度范围：-40℃ to+85℃。

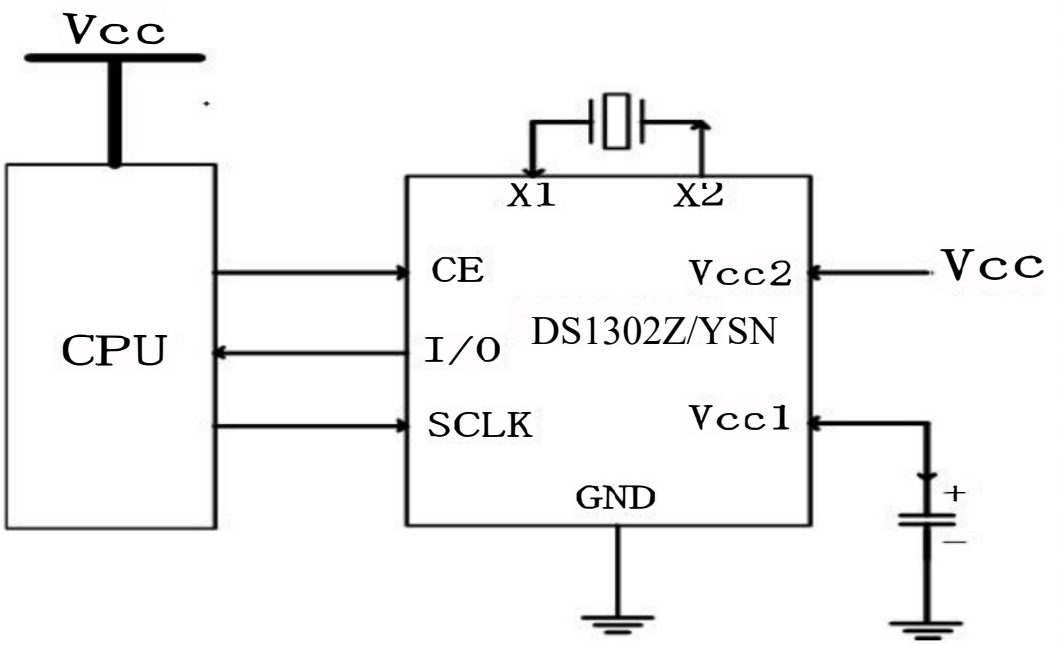
包装信息：

型号	封装形式	包装方式
DS1302Z/YSN	SOP8	4000只/盘

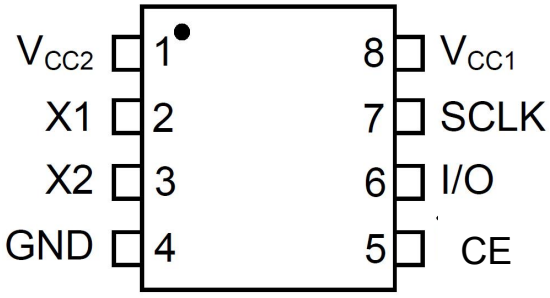
主要应用领域

- 电话
- 传真
- 便携式仪器
- 仪器仪表

典型应用图



管脚说明



管脚序号	管脚名称	I/O	描述
1	VCC2	P	双供电配置中的主电源供应管脚，VCC1连接到备用电源，在主电源失效时保持时间和日期数据。DS1302Z/YSN工作于VCC1和VCC2中较大者，当VCC2比VCC1高0.2V时，VCC2给DS1302Z/YSN供电；当VCC1比VCC2高时,VCC1给DS1302Z/YSN供电。
2	X1	I	与标准的32.768kHz石英晶体相连，内部振荡器被设计与指定的6pF装载电容的晶体一起工作。DS1302Z/YSN也可以被外部的32.768kHz振荡器驱动，这种配置下,X1与外部振荡信号连接，X2悬浮。
3	X2	O	
4	GND	P	电源地
5	CE	I	输入。CE信号在读写时必须保持高电平，此管脚内部有一个40kΩ(典型值)的下拉电阻连接到地。
6	I/O	I/O	输入/推挽输出。I/O管脚是三线接口的双向数据管脚，此管脚内部有一个40kΩ(典型值)的下拉电阻连接到地。
7	SCLK	I	输入。SCLK用来同步串行接口上的数据动作,此管脚内部有一个40kΩ(典型值)的下拉电阻连接到地。
8	VCC1	P	低功率工作在单电源和电池工作系统和低功率备用电池,在使用涓流充电的系统中，这个管脚连接到可再充能量源。UL认证在使用锂电池时确保避免反向充电电流。

振荡电路

DS1302Z/YSN使用一个外部32.768kHz晶体，振荡电路工作时不需要任何外接的电阻或者电容。表1详细指明了几个外部晶体的参数，图1显示了振荡电路的功能简图。如果使用指定规格的晶体，启动时间通常少于1秒钟。

表1 晶振详细说明

参数	符号	值	单位
标称频率	f0	32.768	kHz
谐振电阻	ESR	45	KΩ
负载电容	CL	6	pF

图1 内部功能框图

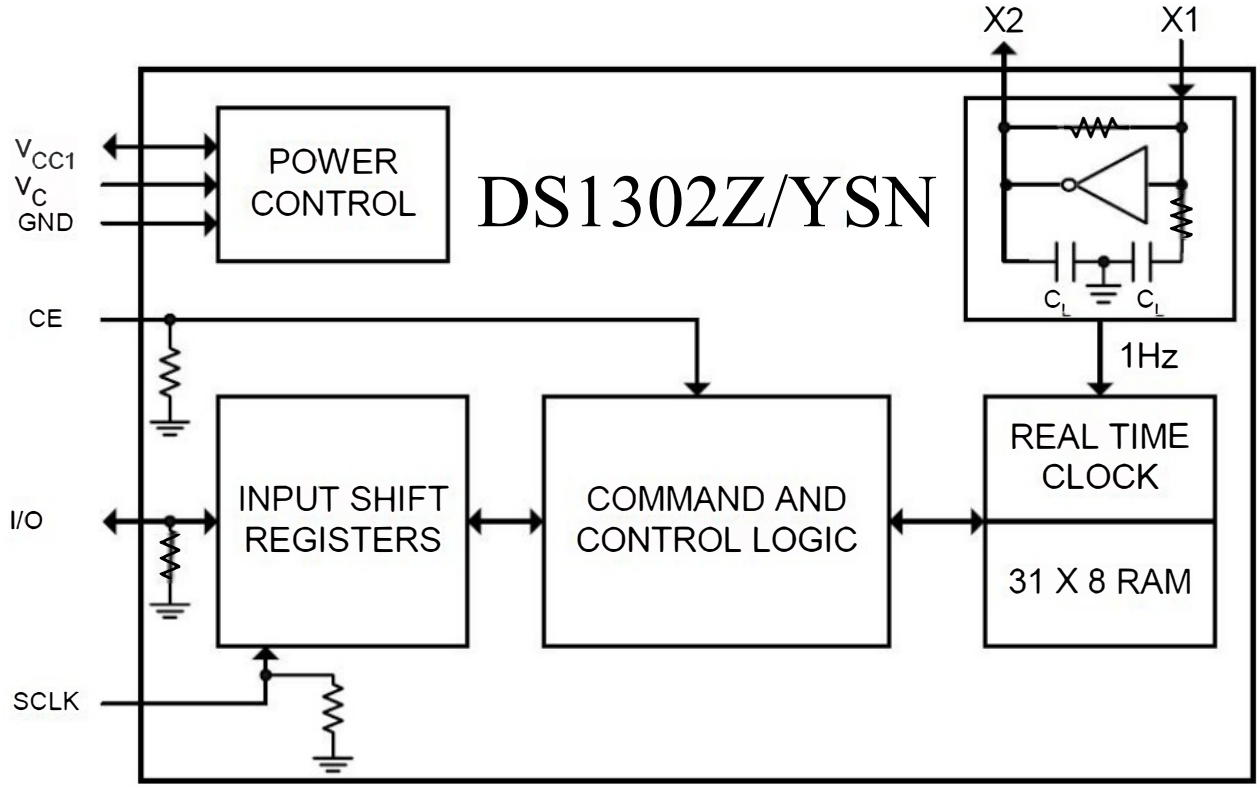
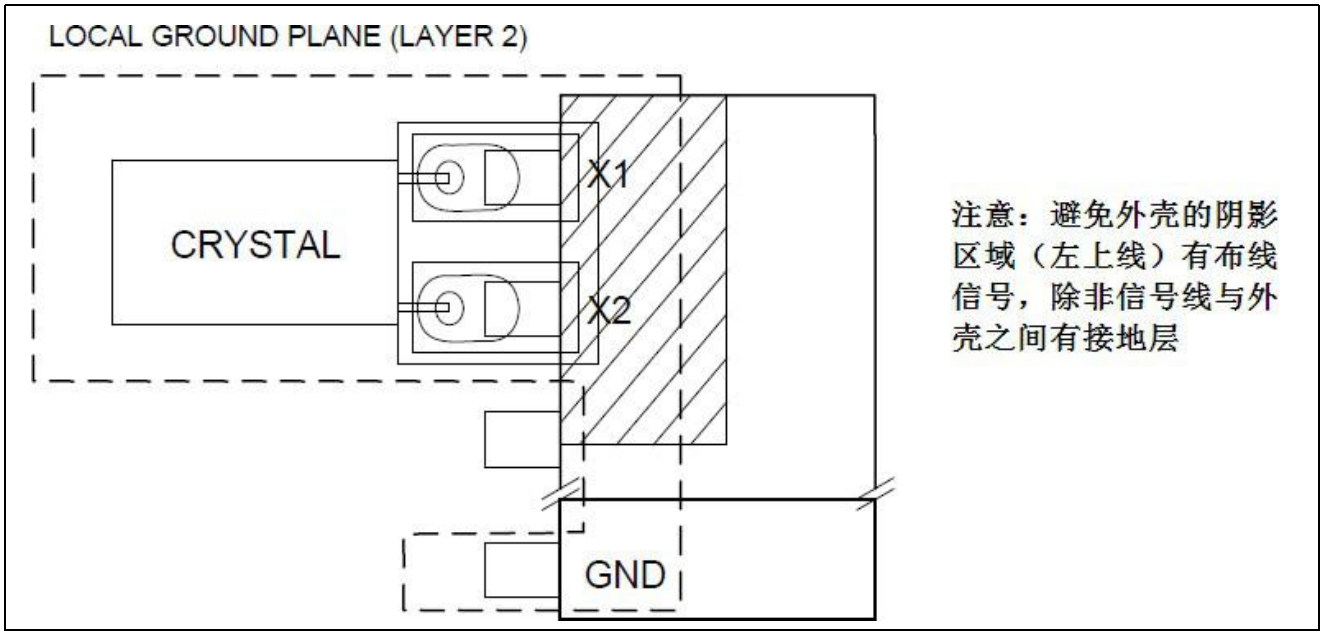


图1 显示了串行计时器的主要元素：移位寄存器，控制逻辑，振荡器，实时时钟，还有RAM。

时钟精确度

时钟的精确度取决于晶振的精确度，以及振荡电路容性负载与晶振校正的容性负载之间匹配的精确度。为提高走时精确度，需在晶振端外置一组10pF-33pF负载补偿电容，具体容值由应用布局及晶振决定。另外温度改变引起的晶振频率漂移会使误差增加，外围电路噪音与振荡电路耦合可能导致时钟运行加快。图2显示了一个典型的隔离晶体与振荡器噪音的印刷电路板布局。

图2 典型晶振印刷电路板布局



命令字

图3显示的是命令字，命令字启动每一次数据传输，MSB(位7)必须是逻辑1。如果是0，禁止对DS1302Z/YSN写入。位6在逻辑0时规定为时钟/日历数据，逻辑1时为RAM数据。位1至位5表示了输入输出的指定寄存器，LSB(位0)在逻辑0时为写操作(输出)，逻辑1时为读操作(输入)，命令字以LSB(位0)开始总是输入。

图3 地址/命令字

7	6	5	4	3	2	1	0
1	RAM $\overline{CK}$	A4	A3	A2	A1	A0	RD $\overline{WR}$

CE与时钟控制

所有数据传输开始驱动CE输入高。CE输入实现两个功能，第一,CE开启允许对地址/命令序列的移位寄存器进行读写的控制逻辑；第二，CE信号为单字节和多字节CE数据传输提供了终止的方法。

一个时钟周期是一系列的上升沿伴随下降沿，要输入数据在时钟的上升沿数据必须有效，而且在下降沿要输出数据位。如果CE输入为低电平,则所有数据传输终止，且I/O口成高阻抗状态。图4显示了数据传输，在上电时，必须为逻辑0直到VCC大于2.0V。同样，CE变成逻辑1状态时，SCLK必须为逻辑0。

数据输入

输入写命令字的8个SCLK周期后，接下来的8个SCLK周期的上升沿数据字节被输入，如不慎发生，多余的SCLK周期将被忽略，数据输入以位0开始。

数据输出

输入读命令字的8个SCLK周期后，随后的8个SCLK周期的下降沿，一个数据字节被输出。注意第一个数据位的传送发生在命令字节被写完后的第一个下降沿，CE保持高电平，若不慎发生，多余的SCLK周期会重新发送数据字节。

此操作允许连续不断的脉冲串模式读取能力，并且I/O管脚在SCLK的每个上升沿被置为三态，数据输出从位0开始。

脉冲串模式

通过寻址31（十进制）存储单元（地址/命令位1到位5为逻辑1），脉冲串模式可以指定时钟/日历或者RAM寄存器。如前所述,位6指定时钟或者RAM，位0指定读写。时钟/日历寄存器的存储单元9至31和RAM寄存器的存储单元31无数据存储能力，脉冲串模式下的读写从地址0的位0开始。在脉冲串模式下写时钟寄存器时，前8个寄存器必须按顺序写要发送的数据。然而,在脉冲串模式下写RAM时，不必写入要发送数据的所有31个字节。不管是否所有31个字节都被写入，每个写入字节都会被发送到RAM。

时钟/日历

读取适当的寄存器字节可以得到时间和日历信息。表3说明了RTC寄存器，写入适当的寄存器字节可以设置或初始化时间和日历，时间和日历寄存器的内容是二进制编码的十进制（BCD）格式的周中的天寄存器在午夜12点增加，周中的天相应的值可以由用户定义，但是必须是连续的。(例如,如果1代表周日,那么2代表周一,等等。)非法的时间和日期输入导致未定义操作。当读写时钟和日期寄存器时，第二（用户）缓存用来防止内部寄存器更新时出错。读时钟和日期寄存器时,在CE上升沿用户缓存与内部寄存器同步。每当秒寄存器被写入，递减计数电路被复位。写传输发生在CE的下降沿，为了避免翻转问题。一旦递减计数电路复位,剩下的时间和日期寄存器必须在一秒内被写入。DS1302Z/YSN可以工作在12小时制和24小时制两种模式下，小时寄存器的位7定义为小时模式选择位，为高时是12小时制，12小时制模式下,位5是上午/下午位且高电平是下午；24小时制模式下,位5是第二位小时位(20点–23点)。一旦12/24改变，小时数据必须被重新初始化。

时钟暂停标志

秒寄存器的位7被定义为时钟暂停标志，当此为置1时，时钟振荡器暂停，DS1302Z/YSN进入漏电流小于100nA的低功耗备用模式。当此为置0时,时钟开始，初始加电状态未定义。

写保护位

控制寄存器的位7是写保护位，前7位（位0至位6）被强制为0且读取时总是读0。在任何对时钟或RAM的写操作以前，位7必须为0。当为高时，写保护位禁止任何寄存器的写操作，初始加电状态未定义。因此，在试图写器件之前应该清除WP位。

涓流充电寄存器

此寄存器控制DS1302Z/YSN的涓流充电特性，图5的简化结构图显示了涓流充电器的基本元件。涓流充电选择(TCS)位(位4到位7)控制涓流充电器的选择。为了防止意外使能，只有1010的模式才能使涓流充电器使能，所有其他模式都会禁止涓流充电器。DS1302Z/YSN加电时涓流充电器是禁止的，二极管选择(DS)位(位2和位3)选择VCC2和VCC1之间连了一个还是两个二极管。如果DS 是01,一个二极管，10就是2个二极管。如果DS是00或者11,不管TCS，涓流充电器被禁止；RS 位(位0和位1)选择连在VCC2和VCC1之间的电阻。表2显示了RS和DS选择电阻和二极管。

TCS BIT 7	TCS BIT 6	TCS BIT 5	TCS BIT 4	DS BIT 3	DS BIT 2	RS BIT 1	RS BIT 0	FUNCTION
X	X	X	X	X	X	0	0	Disabled
X	X	X	X	0	0	X	X	Disabled
X	X	X	X	1	1	X	X	Disabled
1	0	1	0	0	1	0	1	1 Diode, 2kΩ
1	0	1	0	0	1	1	0	1 Diode, 4kΩ
1	0	1	0	0	1	1	1	1 Diode, 8kΩ
1	0	1	0	1	0	0	1	2 Diodes, 2kΩ
1	0	1	0	1	0	1	0	2 Diodes, 4kΩ
1	0	1	0	1	0	1	1	2 Diodes, 8kΩ
0	1	0	1	1	1	0	0	Initial power-on state

表2 涓流充电电阻和二极管选择

电阻和二极管的选择是由用户根据电池或超级电容充电所需的最大电流决定的，最大充电电流可以向下面的例子所示那样计算出来。

假设5V系统供电电源加在VCC2，一个超级电容连在VCC1。同时假设涓流充电器被使能且VCC2与VCC1有一个二极管和电阻R1，最大电流IMAX如下式计算:

IMAX=(5.0V-/R1二极管压降)≈ (5.0V-0.7V)/2kΩ≈ 2.2mA 超级电容充电时，VCC2与VCC1之间压降增加，因此充电电流增加。

时钟/日历脉冲串模式

时钟/日历命令字节指定脉冲串模式操作，此模式下,前八个时钟/日历寄存器必须从地址0的位0开始连续读写（见表3）如果当指定为写时钟/日历脉冲串模式时，写保护位置高,八个时钟/日历寄存器（包括控制寄存器）都不会发生数据传输，脉冲串模式下涓流充电器是不可读写的。在时钟脉冲串读取的开始,当前时间被传送至另外的存储器集合；当时钟继续运行时，会从这些第二寄存器读回时间信息。这就消除了万一读取时主寄存器更新重新读取寄存器的必要。

RAM

静态RAM在RAM地址空间内是以31x8字节连续编址的。

RAM 脉冲串模式

RAM命令字节定义了脉冲串模式操作，此模式下,31RAM寄存器可以从地址0的位0开始连续读写（见表3）。

寄存器摘要

表3显示了寄存器数据格式摘要。

晶振选择

一个32.768kHz晶振可以通过管脚2和3（X1，X2）直接连接到DS1302Z/YSN。为提高走时精确度，需在晶振端外置一组10pF-33pF负载补偿电容，具体容值由应用布局及晶振决定。

图4 数据传输摘要

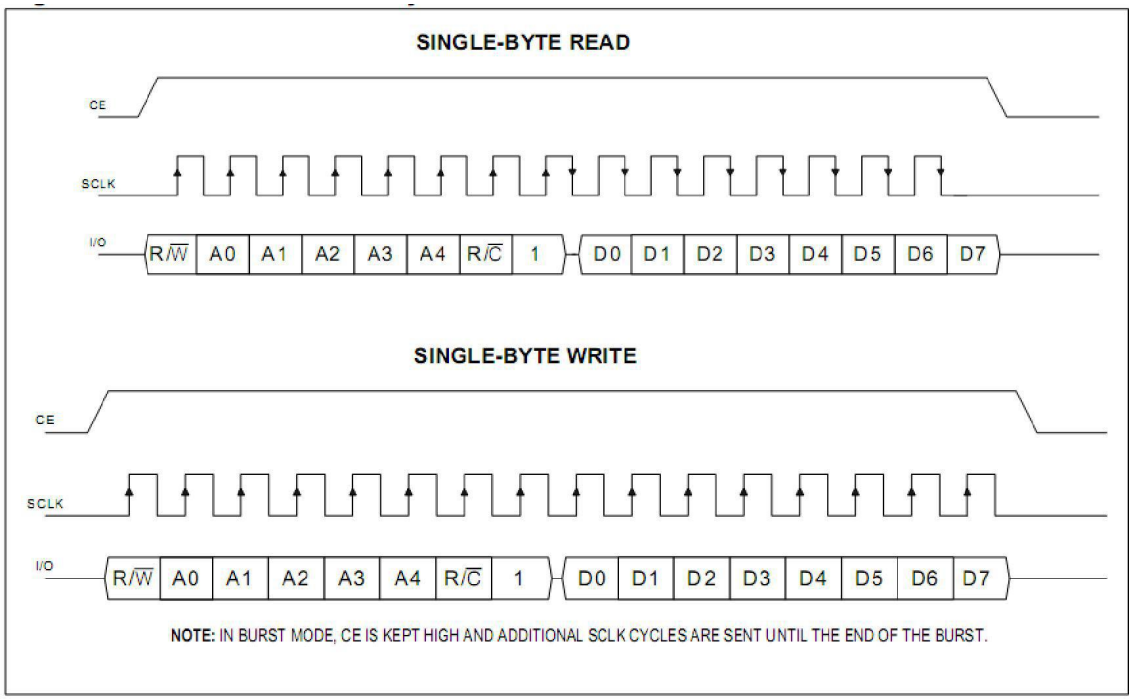


表3 寄存器地址/定义RTC

READ	WRITE	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0	RANGE
81h	80h	CH	10 Seconds			Seconds				00–59
83h	82h		10 Minutes			Minutes				00–59
85h	84h	12/$\overline{24}$	0	10 $\overline{\text{AM}}$/PM	Hour	Hour				1–12/0–23
87h	86h	0	0	10 Date		Date				1–31
89h	88h	0	0	0	10 Month	Month				1–12
8Bh	8Ah	0	0	0	0	0	Day			1–7
8Dh	8Ch	10 Year				Year				00–99
8Fh	8Eh	WP	0	0	0	0	0	0	0	—
91h	90h	TCS	TCS	TCS	TCS	DS	DS	RS	RS	—

时钟脉冲串

BFh	BEh

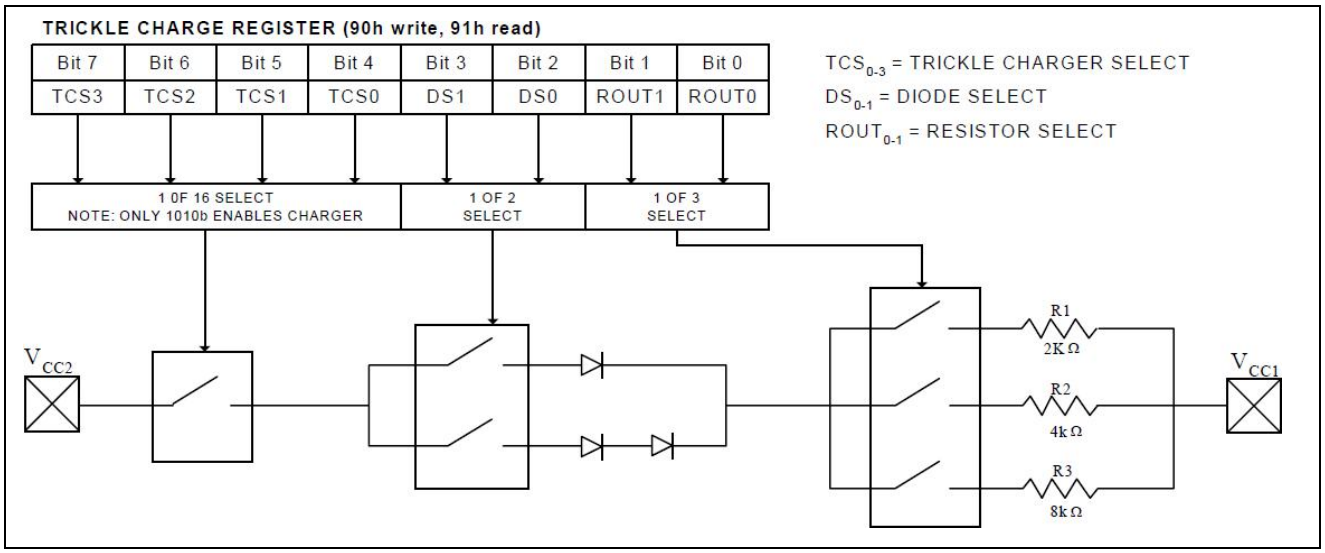
RAM

C1h	C0h		00-FFh
C3h	C2h		00-FFh
C5h	C4h		00-FFh
.	.		.
.	.		.
.	.		.
FDh	FCh		00-FFh

RAM脉冲串

FFh	FEh

图5 可编程涓流充电器



极限参数

参数	标识	值
任何管脚与地之间的电压范围		-0.5~7.0V
工作温度范围，民用级	Tj_Min/Max	-40~85℃
存储温度范围	Ta_Min/Max	-55~125℃
铅温度（焊接，10s）	T_lead	260℃

超出绝对最大额定值表中列出的应力会使器件产生永久损坏，这些只是额定值,不包括处于或者超出说明书的工作区间所指明的状态的功能性操作，长期处于绝对最大额定值会影响器件的可靠性。

推荐直流工作条件

(TA=0℃ ~ +80℃)(注1)

参数	符号		状态	最小	典型	最大	单位
供电电压VCC1,VCC2	VCC1 VCC2		(注2，10)	2.0	3.3	5.5	V
逻辑1输入	VIH		(注2)	2.0		VCC+0.3	V
逻辑0输入	VIL	VCC=2.0V	(注2)	-0.3		+0.3	V
		VCC=5V		-0.3		+0.8	

直流电气特性 (TA=0℃ ~ +80℃)(注 1)

参数	符号		测试条件	最小	典型	最大	单位
输入漏电流	ILI		(注5，13)			500	uA
I/O漏电流	ILO		(注5，13)			500	uA
逻辑1输出 (IOH=-0.4mA)	VOH	VCC=2.0V	(注2)	1.6			V
逻辑1输出 (IOH=-1.0mA)		VCC=5.0V		2.4			V
逻辑0输出 (IOH=+1.5mA)	VOL	VCC=2.0V	(注2)			0.4	V
逻辑0输出 (IOH=+4.0mA)		VCC=5.0V				0.4	V
动态供电电流 (振荡器使能)	ICC1A	VCC1=2.0V	CH=0 (注4，11)			0.4	mA
		VCC1=5.0V				1.2	
计时电流 (振荡器使能)	ICC1T	VCC1=2.0V	CH=0 (注3，11，13)			0.3	uA
		VCC1=5.0V				1	
静态电流 (振荡器禁止)	ICC1S	VCC1=2.0V	CH=1 (注9，11，13)			100	nA
		VCC1=5.0V				100	
		IND				200	
动态供电电流 (振荡器使能)	ICC2A	VCC2=2.0V	CH=0 (注4，12)			0.425	mA
		VCC2=5.0V				1.28	
计时电流 (振荡器使能)	ICC2T	VCC2=2.0V	CH=0 (注3，12)			25.3	uA
		VCC2=5.0V				81	
静态电流 (振荡器禁止)	ICC2S	VCC2=2.0V	CH=1 (注9，12)			25	uA
		VCC2=5.0V				80	
涓流充电电阻	R1				2		KΩ
	R2				4		
	R3				8		
涓流充电二极管压降	VTG				0.7		V

交流电气特性 (TA = 0℃ ~ +80℃) (注 1)

参数	符号		测试条件	最小	典型	最大	单位
DatatoCLKSetup	TDC	VCC=2.0V	(注6)	200			ns
		VCC=5.0V		50			
CLKtoDataHold	TCDH	VCC=2.0V	(注6)	280			ns
		VCC=5.0V		70			
CLKtoDataDelay	TCDD	VCC=2.0V	(注6，7，8)			800	ns
		VCC=5.0V				200	
CLKLowTime	TCL	VCC=2.0V	(注6)	1000			ns
		VCC=5.0V		250			
CLKHighTime	TCH	VCC=2.0V	(注6)	1000			ns
		VCC=5.0V		250			
CLKFrequency	TCLK	VCC=2.0V	(注6)			0.5	MHz
		VCC=5.0V		DC		2.0	
CLKRiseandFall	TRTF	VCC=2.0V				2000	ns
		VCC=5.0V				500	
CEtoCLKSetup	TCC	VCC=2.0V	(注6)	4			ns
		VCC=5.0V		1			
CLKtoCEHold	TCCH	VCC=2.0V	(注6)	240			ns
		VCC=5.0V		60			
CEInactiveTime	TCWH	VCC=2.0V	(注6)	4			ns
		VCC=5.0V		1			
CEtoI/OHighImpedance	TCDZ	VCC=2.0V	(注6)			280	ns
		VCC=5.0V				70	
SCLKtoI/OHighImpedance	TCCZ	VCC=2.0V	(注6)			280	ns
		VCC=5.0V				70	

注1:-20℃ 的限制是设计所保证，并未进行生产测试.
注2:所有电压以地为参考点.
注3:ICC1T和ICC2T由I/O开,CE和SCLK为0指定.
注4:ICC1A和ICC2A由I/O开,CE高指定,SCLK=2MHz当VCC=5V;SCLK=500kHz,VCC=2.0V.
注5:CE,SCLK,I/O都有40kΩ下拉电阻接到地.
注6:VIH=2.0V或VIL=0.8V时测定，10ns最大上升下降时间.
注7:VOH=2.4V或VOL=0.4V时测定.
注8:负载电容=50pF.
注9:ICC1S和ICC2S由CE,I/O,SCLK开指定.
注10:VCC=VCC2，当VCC2>VCC1+0.2V;VCC=VCC1,当VCC1>VCC2.
注11:VCC2=0V.
注12:VCC1=0V.
注13:典型值为+25℃时.

电容 (TA=+25℃)

参数	符号	最小	典型	最大	单位
输入电容	CI		10		pF
I/O电容	CI/O		15		pF

图6 时序图：读数据传输

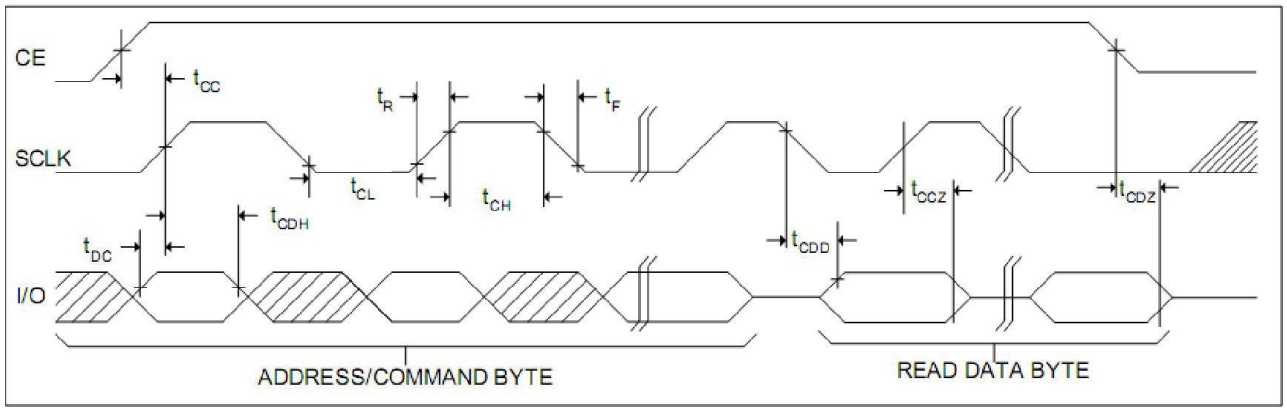
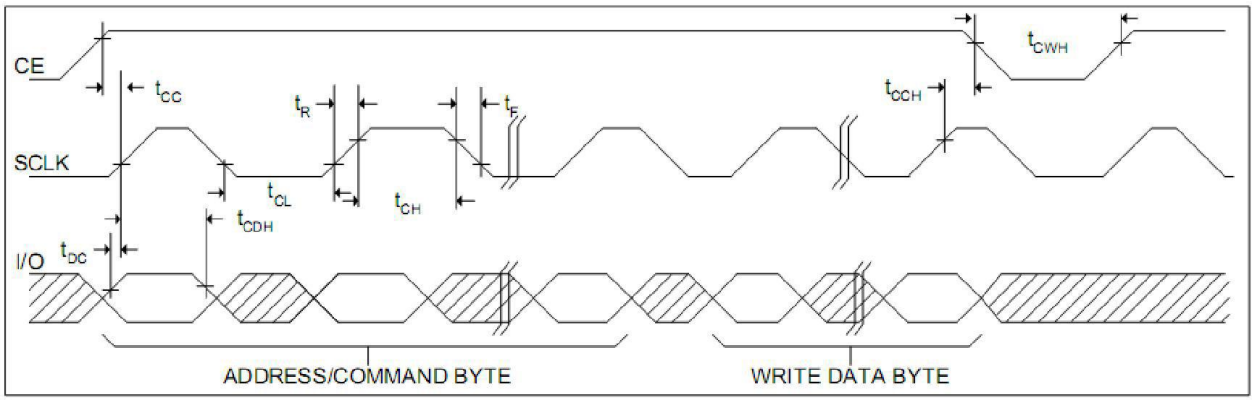
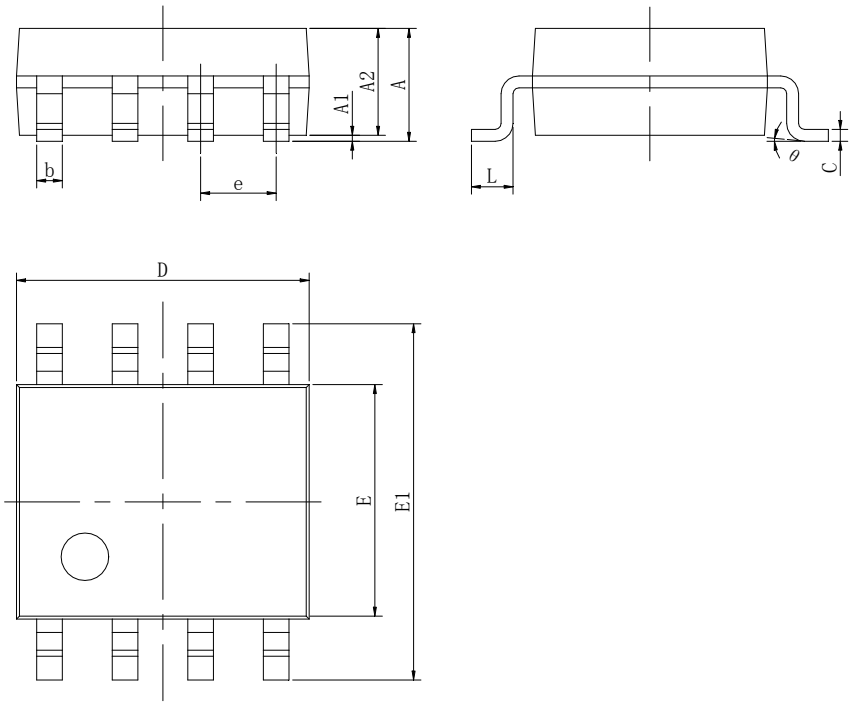


图7 时序图：写数据传输



封装外形图：

SOP8 单位: mm



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.800	0.053	0.071
A1	0.010	0.250	0.0003	0.010
A2	1.250	1.550	0.053	0.061
b	0.300	0.510	0.011	0.020
c	0.170	0.250	0.006	0.010
D	4.700	5.100	0.185	0.201
E	3.800	4.000	0.150	0.157
E1	5.800	6.300	0.228	0.244
e	1.270(BSC)		0.050(BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°